

引用格式:王梦茹,周珊,张弛,等.一种 SRAM 型 FPGA 单粒子故障注入实验集的筛选方法[J].微电子学与计算机,2021,38(1):38-44. [WANG M R, ZHOU S, ZHANG C, et al. A Screening method for single particle fault injection experimental set for SRAM-FPGA[J]. Microelectronics & Computer, 2021, 38(1): 38-44.]

一种 SRAM 型 FPGA 单粒子故障注入实验集的筛选方法

王梦茹^{1,2}, 周珊², 张弛², 王金波²

(1 中国科学院大学, 北京 100049; 2 中科院空间应用工程与技术中心, 北京 100094)

摘 要: 针对目前单粒子故障注入实验中存在的故障注入位置盲目导致的效率低下、耗费大量的时间人力成本从而难以在工程项目中推广的问题, 提出一种 SRAM 型 FPGA 故障注入实验集的筛选方法用来指导单粒子故障注入. 该方法剖析 SRAM 型 FPGA 芯片结构, 归纳单粒子故障的时间特性, 确定单粒子故障模式; 并结合具体 FPGA 设计的资源占用情况、资源特性、资源连接关系等给出故障注入实验集的筛选和优先级排序方法; 搭建单粒子故障注入原型系统对所提方法进行了工程验证. 结果表明提出的单粒子故障注入实验集的筛选和优先级排序方法正确、有效, 能快速定位出设计与功能密切相关的配置位, 缩短故障注入的时间成本, 使得故障注入方法广泛应用于实际工程成为可能.

关键词: 单粒子故障注入; 有效实验集筛选; XDL 网表; SRAM 型 FPGA

中图分类号: 510.1035

文献标识码: A

文章编号: 1000-7180(2021)01-0038-07

A Screening method for single particle fault injection experimental set for SRAM-FPGA

WANG Meng-ru^{1,2}, ZHOU Shan², ZHANG Chi², WANG Jin-bo²

(1 University of Chinese Academy of Sciences, Beijing 100049, China;

2 Technology and Engineering Center for Space Utilization, Chinese Academy of Sciences, Beijing 100094, China)

Abstract: In view of the inefficiency caused by the blind fault injection in the traditional single-particle fault injection experiment, which consumes a lot of time and manpower and is difficult to apply in practical engineering projects. This paper proposes a screening methodology for SRAM-based FPGA fault injection experiment set to guide single-particle fault injection. This methodology analyzes the SRAM FPGA chip structure, summarizes the time characteristics of single-particle faults, and determines single particle failure mode. The method of screening and prioritizing the fault injection experiment set is given in combination with the resource occupation, resource characteristics, and resource connection relationship of the specific FPGA design. A single-particle fault injection prototype system is constructed to verify the proposed method. The results show that the proposed method is correct and effective, which can quickly locate the function-related configuration bits in the design, shorten the time cost of fault injection, and make the fault injection method widely applicable to practical engineering.

Key words: single particle fault injection; effective experiment set screening; XDL netlist; SRAM FPGA

1 引言

随着航天任务蓬勃发展,天基高速数据处理和在轨功能重构等航天新技术取得了重大突破,SRAM 型 FPGA 器件由于其可重配置的特点,FP-GA 极易受到单粒子效应影响,造成设计功能错误,需对其进行抗单粒子容错设计.对于 FPGA 抗单粒子容错设计的常用验证方法有在轨飞行实验^[1-2]、实验室辐照实验^[3-5]、故障注入实验^[6-9].其中,故障注入具有实现方式灵活,测试效率高,对器件没有物理损伤,不受器件固有性能和其它辐射效应影响等优点,得到了广泛应用.

目前故障注入往往采用全故障注入的方式,即对 FPGA 配置存储器中的每一位进行耗尽式的遍历,此方式消耗大量的人力和时间成本,由于实际工程任务设计规模一般较大,使得故障注入方法很难应用到实际工程中;再者,对大部分配置位的故障注入并不能造成被测设计功能层面的故障,故障注入盲目、效率低下.

本文基于故障注入盲目、效率低下的问题,提出一种 SRAM 型 FPGA 单粒子故障有效实验集的筛选方法;在 SRAM 型故障单粒子故障模式总结、故障注入实验集筛选和优先级排序方面本文的改进明确划分了单粒子故障模式,提高了故障注入实验的效率.单粒子故障模式总结时,剖析了 SRAM 型 FPGA 的器件结构,归纳了单粒子故障的时间特性,提出的基于“时-空”分析的 SRAM 型 FPGA 故障模式能够完整覆盖 SRAM 型 FPGA 单粒子故障软错误的绝大部分情况;单粒子故障注入集合筛选排序时,考虑到实际工程的资源占用、资源连接、器件特性等因素,给出的筛选排序原则明确、有效、可行,提高故障注入的效率.

2 SRAM 型 FPGA 软件单粒子故障模式研究

2.1 SRAM 型 FPGA 软件单粒子故障时间特性

不同空间单粒子效应作用于 FPGA 造成的故障不尽相同;从 FPGA 电路的错误是否恢复来区分,可分为硬错误和软错误.对于 CMOS 工艺集成电路而言,单粒子在器件内部产生极大沉积电荷量时才能引发硬错误,因此硬错误出现概率较小^[10],本文主要研究软错误.考虑单粒子效应作用于 FP-GA 后造成故障的时间特性,可归为以下几类:

(1) 永久故障

永久故障表现为变量某一位或多位永久保持不

变.在 FPGA 电路中主要有两种模式:固定 1 故障和固定 0 故障.固定型的故障可比较确切的描述 FPGA 电路遭受到不可恢复的永久性错误,例如单粒子翻转、单粒子多位翻转、单粒子功能中断等.注:这里的不可恢复定义为 FPGA 运行过程中不可恢复,并不是硬错误,经过重配置可以进行修复.

SRAM 型 FPGA 永久故障模型可抽象如下:

$$A_i = \begin{cases} 0(1), & t \leq t_{xi} \\ 1(0), & t > t_{xi} \end{cases} \quad (1)$$

式中, A_i 代表故障点, t_{xi} 为随机值,代表故障发生的时间,表示从 t_{xi} 开始 A_i 的值发生了永久性的改变.FPGA 电路中可能有一处或几处同时发生永久故障,前者称之为单固定型的故障 SSAF;后者称之为多固定型的故障 MSAF.

(2) 暂态故障

暂态故障表现为 FPGA 电路中某处在某个周期发生暂态错误,下个周期又恢复正确值.单粒子翻转、单粒子瞬态脉冲、单粒子多位翻转等造成的 FP-GA 电路故障可归结为此类故障.进一步,又可细分为瞬态故障和间歇性故障.

① 瞬态故障

瞬态故障是暂态故障的一种,它发生的时间不定,且一般不重复出现.由于瞬态故障的不可重复性,后期很难进行故障诊断,所以是 FPGA 电路可靠性设计阶段需要重点考虑的对象.

SRAM 型 FPGA 的瞬态故障模型可抽象如下:

$$A_i = \begin{cases} 0(1), & t < t_{1i} \\ 1(0), & t_{1i} \leq t < t_{2i} \\ 0(1), & t \geq t_{2i} \end{cases} \quad (2)$$

式中, A_i 代表故障点, t_{1i} 为随机值,代表故障发生的时刻, t_{2i} 代表恢复正常的时刻,两者的时间差不大于一个特定值.

② 间歇性故障

间歇性故障与瞬态故障一样,也是一种非固定性的暂态故障;但与瞬态故障不同的是,它可重复出现.SRAM 型 FPGA 中的间歇故障模型可抽象如下:

$$A_i = \begin{cases} 0(1), & t < t_{1i} \\ 1(0), & t_{1i} \leq t < t_{2i} \\ 0(1), & t_{2i} \leq t < t_{3i} \\ \dots & \\ 0(1), & t_{ai} \leq t < t_{bi} \\ \dots & \\ 0(1), & t_{ni} \leq t < t_{ni} \end{cases} \quad (3)$$

式中, A_i 代表故障点, t_{ai} 为随机值(a 为奇数),代表

故障发生的时刻, t_{bi} (b 为偶数) 代表恢复正常的时刻.

2.2 SRAM 型 FPGA 软件单粒子故障空间特性

2.2.1 SRAM 型 FPGA 内部结构

单粒子效应作用于 SRAM 型 FPGA 器件的不同组成部分所造成影响不同, 本节以 Xilinx 7 系列 FPGA 器件为例剖析其内部资源.

Xilinx 7 系列 FPGA 内部资源主要包括可编程逻辑块(Configurable Logic Block, CLB)、可编程互联资源、可编程输入/输出块(Input/output Block, IOB)、块随机存储器(Block RAM, BRAM)、时钟资源及配置存储器(Configuration Memory Cell, CM)等.

(1) 可编程逻辑块(Configurable Logic Block, CLB)

CLB 是 Xilinx FPGA 中最主要的逻辑资源, 其包含 2 个 Slice, 并且 Slice 分为 2 种: SLICEL 和 SLICEM, SLICEL 为普通的 Slice 逻辑单元, 可用于产生逻辑、计算等; 而 SLICEM 可以扩展为分布式 RAM 或者移位寄存器.

(2) 可编程互联资源

可编程互连资源是 FPGA 实现灵活可编程性的基础, 由各种长度的金属导线、可编程开关点和可编程开关矩阵组成. FPGA 内部信号通过金属线在各个模块中传输, 并通过可配置的可编程开关点和可编程开关矩阵控制其传输方向.

(3) 可编程输入/输出块(Input/output Block, IOB)

IOB 是芯片与外界电路的接口部分, 用于完成不同电气特性下对输入/输出信号的驱动与匹配要求. FPGA 内的 I/O 按组分类, 每组都能够独立地支持不同的 I/O 标准.

(4) 块随机存储器(Block RAM, BRAM)

Block RAM 在专门的存储器列中, 主要应用于构造数据高速缓冲存储器、深 FIFO 和缓冲器等. BRAM 提供给用户的配置方式非常的灵活, 可被实现为嵌入式双端口 RAM 模块、单端口 RAM 模块、ROM 模块、同步 FIFO 和数据宽度转换器.

(5) 时钟资源

Xilinx 7 系列 FPGA 共包含 24 个时钟管理模块(Clock Management Tiles, CMT); 每个 CMT 由一个混合模式时钟管理器(MMCM)和一个锁相环(PLL)组成, 为 FPGA 提供时钟合成、倾斜矫正、过滤抖动等功能.

(6) 配置存储器(Configuration Memory Cell, CM)

Xilinx 7 系列 FPGA 利用内部 SRAM 单元来存储配置信息, 它分布在 SRAM 型 FPGA 内部所有可配置逻辑资源中, 具有可配置性. 因此, SRAM 型 FPGA 可以看作配置存储器和受其控制的配置逻辑资源两层的叠加. 配置存储器控制着可配置逻辑资源, 如布线资源、可编程逻辑资源、时钟管理等逻辑功能.

2.2.2 典型单粒子效应对 SRAM 型 FPGA 的影响

表 1 列举典型常见单粒子效应对的 FPGA 器件不同组成部分的影响.

表 1 典型单粒子效应对 FPGA 器件的影响

类型	影响
单粒子翻转	存储单元逻辑状态的翻转, 包括 Flip-Flop、Block RAM、查找表、配置存储器
单粒子多位翻转	一个粒子入射导致存储单元多个位逻辑状态的改变, 包括 Flip-Flop、Block RAM、查找表、配置存储器
单粒子瞬态脉冲	单个高能粒子导致瞬态电流在逻辑电路中传播, 产生瞬时脉冲, 包括查找表、时钟管理单元、可编程互联资源、IOB
单粒子扰动	存储单元逻辑状态出现瞬时改变, 包括 Flip-Flop、Block RAM、配置存储器

2.3 SRAM 型 FPGA 软件单粒子故障模式

依据单粒子故障的时间特性和空间特性归纳出适用于 SRAM 型 FPGA 单粒子故障注入的故障模式, 如表 2. 故障注入实验者可依据这些故障模式得出故障注入实验全集, 来指导 SRAM 型 FPGA 故障注入. 另外不同种类的故障可能会出现并发的现象, 这也是在进行故障注入实验时需要考虑的.

3 故障注入实验集筛选和优先级排序方法研究

3.1 筛选和排序思路

依据故障注入实验集开展故障注入相对于盲目进行全覆盖的故障注入方式目的更加明确; 但存在以下情况: 第一, 并非所有的资源都被使用; 第二, 在使用的资源并不是所有的故障注入都会导致系统失效, 需对其进行约减; 第三, 在工程任务进度紧张的情况下, 需要明确故障注入实验集中各元素的优先级, 保证高优先级的元素先被执行.

首先从资源本身的特性和用途来考虑; 对于 SRAM 型 FPGA 而言, 配置存储器占据器件存储元素的 95% 以上^[7], 对其进行故障注入可以涵盖单

表 2 典型单粒子效应对 FPGA 器件的影响

空间特性 时间特性		瞬态故障 (在下一个或几个时钟周期消除) (按照设定的时间特性注入故障)	持续故障	永久故障 (在一次故障注入实验中不进行故障恢复)
SRAM 型 FPGA 单元	查找表	√(单粒子瞬态脉冲)	√(单粒子翻转、单粒子多位翻转)	√(单粒子翻转、单粒子多位翻转)
	多路复用逻辑	/	/	√(单粒子翻转、单粒子多位翻转)
	CLB 中的 SLICE			
	Flip-Flop	√(单粒子翻转、单粒子多位翻转、单粒子扰动)	√(单粒子翻转、单粒子多位翻转)	√(单粒子翻转、单粒子多位翻转)
	专用高速 进位逻辑			√(单粒子翻转、单粒子多位翻转)
	可编程互联资源	√(单粒子瞬态脉冲)		/
	IOB	√(单粒子瞬态脉冲)		/
	查找表配置位	√(单粒子扰动)	√(单粒子翻转、单粒子多位翻转)	√(单粒子翻转、单粒子多位翻转)
	时钟配置位	√(单粒子扰动)	√(单粒子翻转、单粒子多位翻转)	√(单粒子翻转、单粒子多位翻转)
	配置 存储器	开关矩阵和可 编程互联点	√(单粒子翻转、单粒子多位翻转)	√(单粒子翻转、单粒子多位翻转)
		寄存器配置位	√(单粒子翻转、单粒子多位翻转)	√(单粒子翻转、单粒子多位翻转)
		多路复用 逻辑控制位	√(单粒子翻转、单粒子多位翻转)	√(单粒子翻转、单粒子多位翻转)
		IOB 配置位	√(单粒子翻转、单粒子多位翻转)	√(单粒子翻转、单粒子多位翻转)
	存储器	Block Ram	√(单粒子翻转、单粒子多位翻转)	√(单粒子翻转、单粒子多位翻转)
	时钟资源	时钟管理单元	√(单粒子瞬态脉冲)	/

粒子故障的绝大多数情况;其次,针对具体的 FPGA 设计,大部分的配置存储器是未使用的,相对于被使用的配置存储器,这些未使用的配置存储器是否发生单粒子故障对 FPGA 设计的功能产生影响的概率较小;因此,优先对已使用的配置存储器进行配置位翻转注入,就可以保证故障注入的覆盖度和深度;最后在被使用的配置存储器中,由于其配置的对象不同,对于单粒子故障的敏感程度也是不同的;需结合被配置对象本身的特性以及电路设计之间的连接关系,来确定该对象在故障注入执行序列中的位置。

3.2 基于 XDL 的筛选排序方法实现

提供了一种故障注入实验集的筛选排序思路,但由于 FPGA 的底层配置存储器对于设计者而言是不可见的,不便于设计者有针对性的修改配置信息进行故障注入;XDL 文件作为连接底层配置信息与上层设计的中间文件,将 FPGA 的电路结构更加清晰的展现给用户,用户能够明确的看到设计所占用的 FPGA 底层资源,通过更改 XDL 中的配置信息对设计进行针对性极强的故障注入,等效与对配置存储器的操作。

3.2.1 XDL 文件解析

XDL 网表中主要包含两部分,分别为 Instance 形式和 Net 形式. Instance 包含该逻辑资源类型,位置以及配置信息;Net 表明了各逻辑资源之间的连接关系以及信号传输方向。

图 1 为某 XDL 文件中的 Instance 和 Net 示例.在故障注入实验中,可以通过修改 Instance 已使用的配置位的配置选项来进行逻辑资源配置存储器故障注入;可通过断开或者改变器件之间的连线方向、连线对象来进行布线资源配置存储器故障注入。

```
inst "y1_0_OBUF" "SLICE",placed CLBLL_X2Y259 SLICE_X0Y259 ,
cfg "A5FFINIT::#0FF A5FMUX::#0FF A5FSR::#0FF A5LUT::#0FF A6LUT:Madd_y1_lut<0>1:$LUT:06=(A28A6)
ACV0::#0FF AFF::#0FF AFFINIT::#0FF AFFMUX::#0FF AFFSR::#0FF AOUTMUX::#0FF
AUSED::0 B5FFINIT::#0FF B5FMUX::#0FF B5FSR::#0FF B5LUT::#0FF B6LUT::#0FF
BCV0::#0FF BFF::#0FF BFFINIT::#0FF BFFMUX::#0FF BFFSR::#0FF BOUTMUX::#0FF
BUSED::#0FF C0V241::#0FF C0FMUX::#0FF C0FSR::#0FF CLUT::#0FF
CLUT::#0FF CCV0::#0FF C0SEMUX::#0FF CFF::#0FF CFFINIT::#0FF CFFMUX::#0FF

net "y1_0_OBUF" ,
outpin "y1_0_OBUF" A ,
inpin "y1<0>" O ,
pip CLBLL_X2Y259 CLBLL_LL_A -> CLBLL_LOGIC_OUTS12 ,
pip INT_L_X0Y241 SW6END0 -> HW2BEG1 ,
pip INT_L_X0Y242 NE2END1 -> IMUX_L34 ,
pip INT_L_X0Y249 SE6END0 -> SE6BEG0 ,
pip INT_L_X0Y255 SE6END0 -> SE6BEG0 ,
pip INT_L_X2Y245 SE6END0 -> SW6BEG0 ,
pip INT_L_X2Y259 LOGIC_OUTS_L12 -> SW6BEG0 ,
pip L1O13_X0Y241 IOI_IMUX34_L -> IOI_OLOGIC0_D1 ,
pip L1O13_X0Y241 IOI_OLOGIC0_D1 -> L1O1_OLOGIC0_OQ ,
pip L1O13_X0Y241 L1O1_OLOGIC0_OQ -> L1O1_OQ ,
```

图 1 XDL 文件示例

3.2.2 XDL 文件中器件单粒子故障敏感性分析

(1)SLICE

Xilinx 7 系 PGA 中每个 CLB 包含两个 SLICE;每个 SLICE 包含 4 个 6 输入的 LUT、8 个触发器、多个多路选择器和多路进位逻辑,如图 2 所示由配置存储器对其配置实现相关功能.

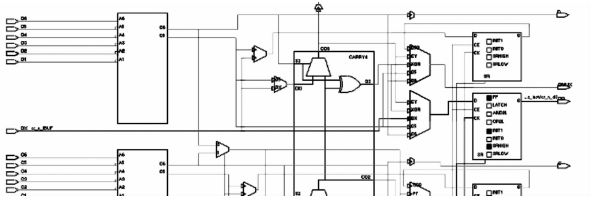


图 2 FPGA Editor 中 SLICE 结构

LUT:对于 6 输入的 LUT,若 6 个输入均被使用,那么存在 64 种不同的输入组合方式,每一种组合的计算结果会被存储在一个配置存储器中,所以该 LUT 用到的配置存储器为 64 个;其中每一个配置存储器发生单粒子翻转都会导致运算结果错误,所以其单粒子故障敏感位有 64 个;同理,若只有 4 个输入端被使用,其故障敏感位为 16 个.

存储单元:Xilinx 7 系列存储单元分为两种:(1)可被设置为锁存器或者触发器的存储器:此类存储器的配置位有 4 个,分别用来设置该器件类型、复位/置位、复位初始值、复位方式,这 4 个配置位出错均会引起该器件的功能错误;(2)只能设置为触发器的存储器:此类存储器的配置位比上一类存储器少了一个配置位:器件类型,有 3 个配置位.

多路选择器:由图 2 可知,多路选择器一共有 5 个配置位,CY、XOR、DX、O5、O6,故障敏感位为 5.

(2)BRAM

Xilinx 7 系列存储单元在 FPGA Editor 如图 3,可以看出,BRAM 的配置位为 23 个,故障敏感位个数为 23.

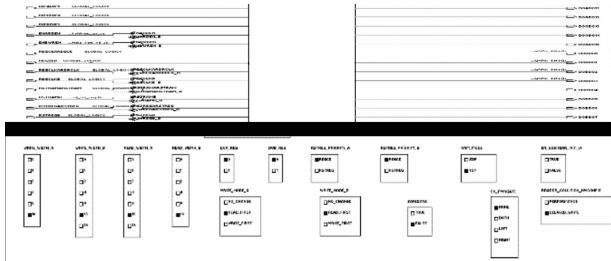


图 3 FPGA Editor 中 BRAM

(3)布线资源

布线资源决定了 SRAM 型 FPGA 中信号传输

的路径,影响信号的延迟与质量.可配置布线资源为 PIPs,不可配置的布线资源为 wire.通过配置存储器对 PIPs 进行控制,负责连接 FPGA 的两条 wire,如果该配置存储器发生单粒子翻转,会使得信号连接关系发生错误,导致严重的功能错误;主要可分为有 4 类:桥接、短路、开路、辐射.

3.2.3 基于 XDL 的实验集筛选及优先级排序原则

通过对 XDL 文件的解析,结合器件不同部分的故障敏感点,给出 SRAM 型 FPGA 故障注入实验集的筛选及优先级排序原则如下:

- (1)只对包含在 XDL 中的器件进行故障注入;
- (2)非 OFF 的配置位的在故障注入执行中的优先级高于 OFF 的配置信息位;
- (3)对所有非 OFF 的配置位进行故障注入时可优先考虑以下几类:
 - ①时钟和复位信号相关的配置位;
 - ②覆盖器件从输入到输出路径上的所有配置位;
 - ③所有 LUT 的配置位;
 - ④与其他器件耦合关系紧密的器件,如图 4 中存在两个 LUT,均为 6 输入的 LUT,从敏感点个数来看两者的敏感程度相同,但从器件连接图中可以看出,上方的 LUT 所连接的器件更多,故障后所影响的范围更大,因此在故障注入实验中优先对其进行故障注入.

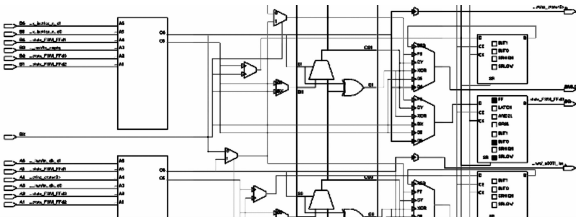


图 4 FPGA Editor 中器件连接图

4 单粒子故障注入原型系统及实验验证

本文搭建 SRAM 型 FPGA 单粒子故障注入原型验证系统开展故障注入实验;故障注入对象为实际工程任务:某型号任务 PDHU 总线接口逻辑,运行环境为 Xilinx 7 系列 XC7K325TXQ2VP40.本实验针对该软件一项关键功能:PDHU 总线接口逻辑与 PDHU 主控板之间通讯功能,真实地模拟指令发送、接收过程;故障注入原型验证系统构成如图 5.

上位机运行 XDL 文件自动解析软件、ISE 编译软件、激励发生器控制软件;通过调用 XDL 文件解

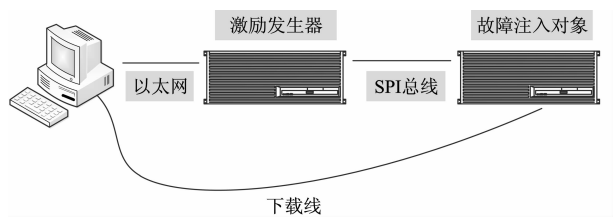


图 5 单粒子故障注入原型验证系统

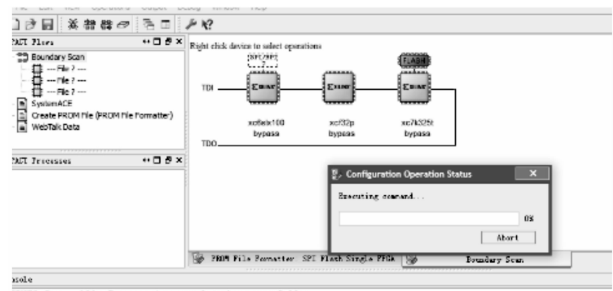
析软件,完成 XDL 文件的智能解析、修改、编译、并通过下载线缆将修改后的配置文件下载到故障注入对象,完成故障注入;通过激励发生器控制软件控制激励发生器向故障注入对象发送激励,接收故障注入对象返回的数据至上位机软件,对数据进行可视化显示和判读;激励发生器与故障注入对象通过专用电缆连接,在上位机的控制下向故障注入对象输入命令帧,接收故障注入对象返回的遥测参数至上位机显示。

根据有效故障集筛选方法,本实验选择以下三种场景开展故障注入:

场景 1:单粒子打翻 LUT 配置位

在上位机中通过 XDL 解析软件解析 XDL 文件后,修改 LUT 的配置位,自动生成新的 bit 文件下载到 FPGA,通过上位机向故障注入后的 FPGA 发送遥测参数采集指令,并观测 FPGA 处理遥测参数采集指令后返回输出的数据。

(1)故障注入后,生成新的 bit 文件下载到 FPGA:



(2)向故障注入对象发送“遥测参数采集指令”:



(3)回读故障注入对象的返回指令:

从结果来看,FPGA 返回的数据为 0x46 + 0x000E+0xE4+15 字节的 0x00+0x80+0x3C(期望返回的指数数据为:0x56+0x001E+0xF4+29 字



节的 0x00+0x80+0x3C),故障注入对象的遥测参数采集指令响应错误,当查找表配置位发生单粒子翻转错误,故障注入对象功能错误。

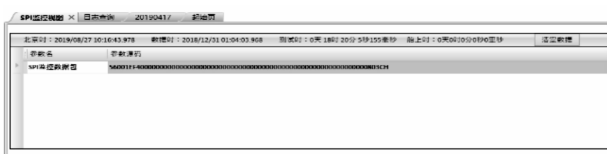
场景 2:单粒子打翻时钟配置位

修改时钟配置位后下载,由结果可知,FPGA 无数据返回,由于故障注入对象的时钟配置位发生单粒子翻转,没有响应输入的遥测参数采集指令,引发功能错误。



场景 3:单粒子打翻非功能性配置位

修改未使用配置位后下载,由结果可知,FPGA 的返回遥测参数正确.即当 FPGA 的非功能性配置位被打翻时,该点的故障不会造成功能层面的故障,故障注入对象的功能正常。



5 结束语

本文提出了一种单粒子故障注入实验集的筛选和优先级排序方法.剖析单粒子效应作用于 SRAM 型 FPGA 所引发故障的“时-空”特性,归纳出 SRAM 型 FPGA 的单粒子故障模式;考虑设计资源占用、资源特性和设计连接关系等,给出了故障注入实验集优先级排序思路,并实例化至 XDL 网表层给出具体的实施方法;搭建故障注入原型系统开展故障注入实验,实验结果表明故障注入有效实验集的划分方法正确、有效,使得单粒子故障注入能够有的放矢;同时也为其他故障注入平台的原型系统搭建提供了一个参考平台。

参考文献:

[1] HARBOE S R. 40 years of radiation single event effects at the European space agency, ESTEC[J].

- IEEE Transactions on Nuclear Science, 2013, 60(3): 1816-1823. DOI: 10.1109/TNS.2013.2247630.
- [2] 张森, 石军, 王九龙. 卫星在轨失效统计分析[J]. 航天器工程, 2010, 19(4): 41-46. DOI: 10.3969/j.issn.1673-8748.2010.04.007.
- ZHANG S, SHI J, WANG J L. Satellite on-board failure statistics and analysis[J]. Spacecraft Engineering, 2010, 19(4): 41-46. DOI: 10.3969/j.issn.1673-8748.2010.04.007.
- [3] 何益百. 辐射效应地面试验技术研究[D]. 长沙: 国防科学技术大学, 2010.
- HE Y B. Research on radiation effects ground-based testing technology[D]. Changsha: National University of Defense Technology, 2010.
- [4] 马英起, 封国强, 上官士鹏, 等. 脉冲激光试验评估模拟电路单粒子效应[J]. 信息与电子工程, 2012, 10(5): 633-638.
- MA Y Q, FENG G Q, SHANGGUAN S P, et al. Pulsed laser test of single event effects in analog circuits[J]. Information and Electronic Engineering, 2012, 10(5): 633-638.
- [5] 余永涛. 脉冲激光模拟 SRAM 单粒子效应的试验研究[D]. 北京: 中国科学院研究生院, 空间科学与应用研究中心, 2015.
- YU Y T. Research of SRAM single event effects based on pulsed laser testing[D]. Beijing: Graduate School of Chinese Academy of Sciences, Center for Space Science and Application Research, 2015.
- [6] ZUZARTE M. A tool for run time soft error fault injection into FPGA circuits[D]. Hamilton: McMaster University, 2014.
- [7] KRETZSCHMA U, ASTARLOA A, JIMÉNEZ J, et al. Compact and fast fault injection system for robustness measurements on SRAM-Based FPGAs[J]. IEEE Transactions on Industrial Electronics, 2014, 61(5): 2493-2503. DOI: 10.1109/TIE.2013.2273476.
- [8] QUINN H, WIRTHLIN M. Validation techniques for fault emulation of SRAM-based FPGAs[J]. IEEE Transactions on Nuclear Science, 2015, 62(4): 1487-1500. DOI: 10.1109/TNS.2015.2456101.
- [9] ZHANG R S, XIAO L Y, LI J, et al. A fast fault injection platform of multiple SEUs for SRAM-based FPGAs[J]. Microelectronics Reliability, 2018, 82: 147-152. DOI: 10.1016/j.microrel.2018.01.014.
- [10] 李鹏. 纳米级 SRAM 单粒子翻转效应及其诱导的软错误研究[D]. 长沙: 国防科学技术大学, 2016.
- LI P. Research on single event upset and its induced soft error of Nano SRAMs[D]. Changsha: National University of Defense Technology, 2016.

作者简介:

王梦茹 女, (1991-), 博士研究生, 工程师. 研究方向为 SRAM 型 FPGA 单粒子故障注入与安全性设计.

E-mail: wmmomo@163.com.

周珊 女, (1983-), 博士研究生, 高级工程师. 研究方向为航天 FPGA/SOPC 验证方法及智能软件测试.

张弛 男, (1990-), 硕士, 工程师. 研究方向为航天软件高可靠软件验证方法及故障诊断.

王金波 男, (1978-), 博士, 研究员. 研究方向为航天软件高可靠软件测试验证技术、高可靠测试系统的信息安全.

(上接第 37 页)

- [9] 吉训生, 王昊. 基于优化可形变区域全卷积神经网络的人头检测方法[J]. 激光与光电子学进展, 2019, 56(14): 121-131. DOI: 10.3788/LOP56.141009.
- JI X S, WANG H. Head detection method based on optimized deformable regional fully convolutional neural networks[J]. Laser & Optoelectronics Progress, 2019, 56(14): 121-131. DOI: 10.3788/LOP56.141009.

作者简介:

张鹏举 男, (1997-), 硕士研究生. 研究方向为小目标检测、图像分类、人脸检测与识别.

严佩敏 女, (1963-), 博士, 副教授. 研究方向为智能信息系统、图像处理、电路与系统.

朱秋煜(通信作者) 男, (1964-), 博士, 教授. 研究方向为计算机视觉、图像处理、模式识别、智慧城市.

E-mail: zhuqiuyu@staff.shu.edu.cn.